

GUJARAT TECHNOLOGICAL UNIVERSITY**Diploma Engineering - SEMESTER-II • EXAMINATION – WINTER 2013****Subject Code: 3322402****Date: 31-12-2013****Subject Name: Digital Electronics****Time: 10:30 am - 01:00 pm****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of only simple calculator is permitted in Mathematics.
6. English version is authentic.

- Q.1 Answer any seven out of ten. 14
1. Convert $(635)_8$ to hexadecimal system
 2. Convert $(75.5)_{10}$ to Binary number system
 3. Perform: $(10110) \times (101)$ binary multiplication
 4. Draw half adder circuit for sum only.
 5. Draw logical circuit for $C = A'B' + (BA)'$ where C represent output and A,B input.
 6. Convert 10010110 Binary code in Gray code.
 7. Perform: $(10110)_2 - (1001)_2$ using 2'nd compliment method.
 8. Convert $(635)_{16}$ to decimal number system
 9. Write any two advantages of sequential logic circuit.
 10. Convert $(18)_{10}$ to excess -3 code
- Q.2 (a) Draw digital design for the given Boolean equation : $Y = \sum(M0, M1, M2, M7)$ 03
OR
- (a) For the given equation, make truth table and digital circuit for $y = \pi(M0, M3)$ 03
(b) Perform following operation: $(10110)_2 + (17)_8 + (AB)_{16} = (\dots\dots\dots)_{10}$ 03
OR
- (b) Perform binary division: $(11110)_2 \div (101)_2$ 03
(c) Draw digital design for the equation: $Y = ABC' + (A'B'C) + (ABC)' + B$ 04
OR
- (c) Draw digital design for the equation: $Y = (A + B)' * (A + B)$ using NAND gate only. 04
(d) Explain full subtractor circuit with truth table and logic diagram 04
OR
- (d) Explain full adder circuit with truth table and circuit diagram. 04
- Q.3 (a) Simplify $Y = \sum(M0, M1, M3, M4, M5)$ using k-map and draw digital circuit diagram 03
OR
- (a) Simplify: $Y = C(A + B) + B$ using D-Morgan's Law 03
(b) Explain don't care condition with suitable example. 03
OR
- (b) Explain 3-variable K-map in terms of POS form. 03
(c) Explain 4 –bit binary parallel adder circuit using full adder. 04
OR
- (c) Explain 2 bit magnitude comparator circuit in short. 04
(d) Explain 2x4 decoder with truth table and digital circuit. 04
OR
- (d) Explain 4x2 encoder with truth table and digital circuit. 04

Q.4	(a) Draw half subtractor circuit using NOR gate only.	03
	OR	
	(a) Draw half adder circuit using NAND gate only.	03
	(b) Draw and Explain 1x2 de-multiplexer circuit.	04
	OR	
	(b) State and prove de Morgan's laws.	04
	(c) What is sequential circuit? Explain operation of J-K flip flop using digital circuit and truth table.	07
Q.5	(a) Draw and explain D flip flop circuit in brief.	04
	(b) Explain 4x1 multiplexer using truth table & digital circuit.	04
	(c) Draw and explain DTL NOR gate circuit in short	03
	(d) Draw and explain TTL NAND gate with open collector output in short. Draw and explain TTL NAND gate with open collector output in short.	03

ગુજરાતી

પ્રશ્ન. ૧	દશમાંથી કોઇપણ સાતના જવાબ આપો.	૧૪
	૧. $(635)_8$ ને હેક્ષાડેસિમલ માં ફેરવો.	
	૨. $(75.5)_{10}$ ને બાયનરી માં ફેરવો.	
	૩. $(10110)_{2} \times (101)_{2}$ બાયનરી ગુણાકાર કરો.	
	૪. સરવાળા માટે હાફ એડર સર્કિટ ફક્ત દોરો.	
	૫. $C = A'B' + (BA)'$ માટે લોજિકલ સર્કિટ દોરો. જ્યાં C , આઉટપુટ અને A,B ઈનપુટ છે.	
	૬. 10010110 બાયનરી કોડ ને ગ્રે - કોડ માં ફેરવો.	
	૭. સેક્ન્ડ કોમ્પ્લીમેન્ટ ની મદદ થી $(10110)_2 - (1001)_2$ મેળવો.	
	૮. $(635)_{16}$ ને ડેસીમલ નંબર સીસ્ટમ માં ફેરવો.	
	૯. સિક્વાન્સિયલ લોજિક સર્કિટ નાં કોઇપણ બે ફાયદા જણાવો.	
	૧૦ $(18)_{10}$ ને એક્સેસ ૩ કોડ માં ફેરવો.	
પ્રશ્ન. ૨	અ આપેલા બુલિયન સમીકરણ માટે ડીજીટલ સર્કિટ દોરો $Y = \sum(M0, M1, M2, M7)$	03
	અથવા	
	અ આપેલા સમીકરણ માટે ટ્રુથ ટેબલ અને ડીજીટલ સર્કિટ દોરો. $y = \pi(M0, M3)$	03
	બ આપેલી પ્રક્રિયા બજાવો. : $(10110)_2 + (17)_8 + (AB)_{16} = (\dots\dots\dots)_{10}$	03
	અથવા	
	બ બાયનરી ભાગાકાર કરો : $(11110)_2 \div (101)_2$	03
	ક નીચેના સમીકરણ માટે ડીજીટલ સર્કીટ દોરો. $Y = ABC' + (A'B'C) + (ABC)' + B$	0૪
	અથવા	

	ક	ફક્ત NAND ગેટ નો ઉપયોગ કરી આપેલા સમીકરણ માટે ડીજીટલ સર્કિટ દોરો. $Y = (A + B)' * (A + B)$	0૪
	ડ	દ્રુથ ટેબલ અને લોજીક ડાયાગ્રામ ની મદદ થી ફૂલ સબસ્ટ્રાક્ટર વર્ણવો. અથવા	0૪
	ડ	દ્રુથ ટેબલ અને લોજીક ડાયાગ્રામ ની મદદ થી ફૂલ એડર વર્ણવો.	0૪
પ્રશ્ન. ૩	અ	K મેપ વડે $Y = \sum(M0, M1, M3, M4, M5)$ નું સાદુરૂપ આપો. અને તેને અનુરૂપ સાદુરૂપ આપો. અથવા	0૩
	અ	ડી-મોર્ગન નાં નિયમો નો ઉપયોગ કરી નીચેના સમીકરણ નું સાદુરૂપ આપો. $Y = C(A + B) + B$	0૩
	બ	ડોન્ટ કેર શરત ઉદાહરણ સાથે સમજાવો. અથવા	0૩
	બ	POS ફોર્મ માટે ૩-વેરિયેબલ K મેપ સમજાવો.	0૩
	ક	ફૂલ એડર નો ઉપયોગ કરી 4 બીટ પેરેલલ એડર સર્કિટ સમજાવો. અથવા	0૪
	ક	2 બીટ મેઝીન્ટ્યુડ કમ્પેરેટર સર્કિટ ટ્રૂક માં વર્ણવો.	0૪
	ડ	દ્રુથ ટેબલ અને લોજીક સરકિટ સાથે 2x4 ડીકોડર સર્કિટ વર્ણવો. અથવા	0૪
	ડ	દ્રુથ ટેબલ અને લોજીક સરકિટ સાથે 4x2 એનકોડર સર્કિટ વર્ણવો.	0૪
પ્રશ્ન. ૪	અ	ફક્ત NOR ગેટ ની મદદ થી હાફ સબસ્ટ્રાક્ટર સરકીટ દોરો. અથવા	0૩
	અ	ફક્ત NAND ગેટ ની મદદ થી હાફ એડર સરકીટ દોરો.	0૩
	બ	1X2 ડી- મલ્ટીપ્લેક્સર સરકીટ દોરી સમજાવો. અથવા	0૪
	બ	ડી મોરગન ના થીયરમ લખો અને સાબીત કરો.	0૪
	ક	સીકવનસિયલ સરકીટ શું છે ? દ્રુથ ટેબલ અને લોજીક સરકીટ ની મદદ થી J-K ફ્લોપ ફ્લોપ સમજાવો.	0૭
પ્રશ્ન. ૫	અ	ડી – ફ્લોપ ફ્લોપ સર્કિટ દોરી ટ્રૂક માં સમજાવો.	0૪
	બ	તૃથ ટેબલ અને લોજીક ડાયાગ્રામ ની મદદ થી 4x1 મલ્ટીપ્લેક્સર સમજાવો.	0૪
	ક	DTL NOR ગેટ દોરો અને ટ્રૂક મા સમજાવો	0૩
	ડ	ઓપન કલેક્ટર આઉટપુટ ધરાવતો TTL NAND દોરો અને સમજાવો	0૩
