

**GUJARAT TECHNOLOGICAL UNIVERSITY****Diploma Engineering - SEMESTER-II • EXAMINATION – WINTER • 2014****Subject Code: 3322402****Date: 31-12-2014****Subject Name: Digital Electronics****Time: 10:30 am - 01:00 pm****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of only simple calculator is permitted in Mathematics.
6. English version is authentic.

- Q.1** Answer any seven out of ten. **14**
1. Convert  $(1101100010011011)_2$  to hexadecimal number.
  2. Convert  $(5A9.B4)_H$  to binary number.
  3. Convert  $(25B)_H$  to octal number.
  4. Convert  $(1101.1)_2$  to decimal number.
  5. Convert decimal number (214) to its octal number.
  6. Give 2's complement of the binary number  $(1101101)_2$
  7. Prove  $(A+B)(A+C)=A+BC$ .
  8. Give 1's complement representation of decimal number of -17.
  9. Give The excess 3 code of decimal number 26.
  10. Convert Gray code 1101100 to Binary Code.
- Q.2** (a) Perform operation  $(10110)_2+(17)_8+(AB)_{16}=(\dots\dots)_{10}$  **03**  
OR
- (a) Perform operation  $(11110)_2 \div (101)_2$  **03**  
(b) Prove that  $(A + \bar{B} + AB)(A + \bar{B})(AB) = 0$  **03**  
OR
- (b) Simplify the following Boolean expression  $Y = (AB + C)(AB + D)$  **03**  
(c) State and prove De Morgan's Theorem. **04**  
OR
- (c)  $(101.1)_2 \times (1.01)_2 + (101.111)_2 = (\dots\dots)_2 = (\dots\dots)_{10}$  **04**  
(d) Using NAND gate Realize NOR and EX-OR Gate. **04**  
OR
- (d) Using NOR gate Realize NOT and AND Gate. **04**
- Q.3** (a) Explain Half adder circuit with logic diagram and truth table. **03**  
OR
- (a) Explain Half subtractor circuit with logic diagram and truth table. **03**  
(b) Explain 1-bit Magnitude Comparator with truth table and logic diagram. **03**  
OR
- (b) Design 2 to 4 line decoder with input-output table. **03**  
(c) Design  $1 \times 4$  Demultiplexer with truth table and logic diagram. **04**  
OR
- (c) Explain  $4 \times 1$  Multiplexer with truth table and logic diagram. **04**  
(d) Explain Binary to Gray code converter. **04**  
OR
- (d) Explain 4-bit parallel adder using Full adder. **04**
- Q.4** (a) Compare combinational logic circuit and sequential logic circuit. **03**  
OR

	(a) Explain 3 –bit odd parity generator with logic diagram.	03
	(b) Explain 2 input Resistor transistor logic(RTL)- NOR gate with circuit diagram	04
	OR	
	(b) Explain 2 input Diode transistor logic(DTL)- NAND gate with circuit diagram	04
	(c) Explain J-K Flip flop with logic diagram, symbol, and characteristic table.	07
<b>Q.5</b>	(a) Explain N-MOS inverter using circuit diagram and waveform.	04
	(b) Explain C-MOS inverter using circuit diagram and waveform.	04
	(c) Draw logic diagram symbol and characteristic table For D-Flip flop.	03
	(d) Draw logic diagram symbol and characteristic table For T-Flip flop.	03

\*\*\*\*\*

### ગુજરાતી

<b>પ્રશ્ન. ૧</b>	દશમાંથી કોઈપણ સાતના જવાબ આપો.	૧૪
	૧. $(1101100010011011)_2$ ને હેક્ષાડેસીમલ માં ફેરવો.	
	૨. $(5A9.B4)_H$ ને બાયનરી માં ફેરવો.	
	૩. $(25B)_H$ ને ઓક્ટલ માં ફેરવો.	
	૪. $(1101.1)_2$ ને ડેસીમલ માં ફેરવો	
	૫. ડેસીમલ નંબર (214) ને ઓક્ટલ માં ફેરવો.	
	૬. બાયનરી નંબર $(1101101)_2$ સેકન્ડ કોમ્પ્લીમેન્ટ મેળવો.	
	૭. સાબિત કરો. $(A+B)(A+C)=A+BC$ .	
	૮. ડેસીમલ નંબર -17 નું ફર્સ્ટ કોમ્પ્લીમેન્ટ મેળવો.	
	૯. ડેસીમલ નંબર 26 નો એક્સેસ-3 કોડ મેળવો.	
	૧૦ ગ્રે કોડ 1101100 ને બાયનરી કોડ માં ફેરવો.	
<b>પ્રશ્ન. ૨</b>	અ પ્રક્રિયા કરી મેળવો $(10110)_2+(17)_8+(AB)_{16}=(\dots\dots)_{10}$	03
	અથવા	
	અ પ્રક્રિયા કરી મેળવો $(11110)_2 \div (101)_2$	03
	બ સાબિત કરો. $(A + \bar{B} + AB)(A + \bar{B})(AB) = 0$	03
	અથવા	
	બ બુલિયન સમીકરણ $Y=(AB+C)(AB+D)$ નું સાદ રૂપ આપો.	03
	ક ડી-મોર્ગન ના નિયમ લખો અને સાબિત કરો.	0૪
	અથવા	
	ક $(101.1)_2 \times (1.01)_2 + (101.111)_2 = (\dots\dots)_2 = (\dots\dots)_{10}$	0૪
	ડ NAND નો ઉપયોગ કરી ને NOR અને EX-OR ગેટ મેળવો.	0૪
	અથવા	
	ડ NOR નો ઉપયોગ કરી ને NOT અને AND ગેટ મેળવો.	0૪
<b>પ્રશ્ન. ૩</b>	અ લોજિક ડાયાગ્રામ અને ટ્રુથ ટેબલ સાથે હાફ એડર સર્કિટ વર્ણવો.	03

અથવા

- અ લોજીક ડાયાગ્રામ અને ટ્રુથ ટેબલ સાથે હાફ સબસ્ટ્રેક્ટર સર્કિટ વર્ણવો. 03  
બ લોજીક ડાયાગ્રામ અને ટ્રુથ ટેબલ સાથે ૧ બીટ મેઝીનિયુડ કમ્પેરેટર વર્ણવો. 03

અથવા

- બ 2 to 4 લાઈન ડીકોડર ઇનપુટ આઉટપુટ ટેબલ સાથે બનાવો. 03  
ક 1×4 ડી-મલ્ટીપ્લેક્સર લોજીક ડાયાગ્રામ અને ટ્રુથ ટેબલ સાથે બનાવો. 0૪

અથવા

- ક 4×1 મલ્ટીપ્લેક્સર લોજીક ડાયાગ્રામ અને ટ્રુથ ટેબલ સાથે બનાવો. 0૪  
ડ બાયનરી - ગ્રે કોડ કન્વર્ટર વર્ણવો. 0૪

અથવા

- ડ ફૂલ એડર નો ઉપયોગ કરી 4-bit પેરેલલ એડર વર્ણવો. 0૪

- પ્રશ્ન. ૪ અ કોમ્બિનેશનલ લોજીક સર્કિટ અને સિક્વન્સીયલ લોજીક સર્કિટ વચ્ચે નો તફાવત આપો. 03

અથવા

- અ લોજીક ડાયાગ્રામ સાથે ૩-બીટ ઓડ-પેરીટી જનરેટર વર્ણવો. 03  
બ સર્કિટ ડાયાગ્રામ સાથે 2-ઈનપુટ રજિસ્ટર- ટ્રાન્ઝિસ્ટર લોજીક(RTL)- NOR ગેટ વર્ણવો. 0૪

અથવા

- બ સર્કિટ ડાયાગ્રામ સાથે 2-ઈનપુટ રજિસ્ટર- ટ્રાન્ઝિસ્ટર લોજીક(DTL)- NAND ગેટ વર્ણવો. 0૪  
ક લોજીક ડાયાગ્રામ, પ્રતીક અને કેરેક્ટરીસ્ટીક ટેબલ સાથે J-K ફ્લોપ ફ્લોપ વર્ણવો. 0૭

- પ્રશ્ન. ૫ અ N-MOS ઈન્વરટર સર્કિટ ડાયાગ્રામ અને વેવ ફોર્મ સાથે વર્ણવો. 0૪  
બ C-MOS ઈન્વરટર સર્કિટ ડાયાગ્રામ અને વેવ ફોર્મ સાથે વર્ણવો. 0૪  
ક D- ફ્લોપ ફ્લોપ માટે લોજીક ડાયાગ્રામ, પ્રતીક અને કેરેક્ટરીસ્ટીક ટેબલ દોરો. 03  
ડ T- ફ્લોપ ફ્લોપ માટે લોજીક ડાયાગ્રામ, પ્રતીક અને કેરેક્ટરીસ્ટીક ટેબલ દોરો. 03

\*\*\*\*\*