

**GUJARAT TECHNOLOGICAL UNIVERSITY**  
**DIPLOMA ENGINEERING – SEMESTER – VI • EXAMINATION – WINTER 2017**

**Subject Code: 361102****Date: 06-11-2017****Subject Name: VLSI TECHNOLOGY****Time: 02:30 pm to 05:00 pm****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Each question carry equal marks (14 marks)

<b>Q.1</b>	(a)	Explain n-channel MOSFET with the help of its Current-Voltage characteristics.	<b>07</b>
<b>પ્રશ્ન. ૧</b>	અ	n-channel MOSFET તેની કરન્ટ વોલ્ટેજ લાક્ષણિકતા દ્વારા સમજાવો.	<b>07</b>
	(b)	Write a VHDL code for 4×1 Multiplexure circuit.	<b>0૭</b>
	બ	4×1 Multiplexure માટે VHDL code લખો.	<b>0૭</b>
<b>Q.2</b>	(a)	Explain Voltage Transfer Characteristics (VTC) of CMOS inverter.	<b>07</b>
<b>પ્રશ્ન. ૨</b>	અ	CMOS inverter ની વોલ્ટેજ ટ્રાન્સફર લાક્ષણિકતા સમજાવો.	<b>07</b>
	(b)	Discuss the concepts of Regularity, Modularity and Locality.	<b>0૭</b>
	બ	રેગ્યુલારીટી, મોડ્યુલારીટી તથા લોકાલીટી સમજાવો.	<b>0૭</b>
OR			
	(b)	Explain VLSI design flow using Y-chart.	<b>07</b>
	બ	VLSI ડિઝાઇન ફ્લો Y-chart થી સમજાવો.	<b>07</b>
<b>Q.3</b>	(a)	Discuss the terms $V_{oh}$ , $V_{ol}$ , $V_{ih}$ and $V_{il}$ regarding MOS inverter.	<b>07</b>
<b>પ્રશ્ન. ૩</b>	અ	MOS inverter માટે $V_{oh}$ , $V_{ol}$ , $V_{ih}$ અને $V_{il}$ નું વર્ણન કરો.	<b>07</b>
	(b)	Discuss the terms $NM_L$ and $NM_H$ regarding MOS inverter.	<b>0૭</b>
	બ	MOS inverter માટે $NM_L$ અને $NM_H$ નું વર્ણન કરો.	<b>0૭</b>
OR			
<b>Q.3</b>	(a)	Explain the working of Resistive load n-MOSFET inverter.	<b>07</b>
<b>પ્રશ્ન. ૩</b>	અ	Resistive load n-MOSFET inverter ની કાર્યપદ્ધતિ સમજાવો.	<b>07</b>
	(b)	Draw and explain Two Input NOR gate with depletion n-MOS loads.	<b>0૭</b>
	બ	depletion n-MOS લોડ ની મદદથી Two Input NOR ગેટ દોરી સમજાવો.	<b>0૭</b>
<b>Q.4</b>	(a)	Draw and explain working of a CMOS NOR2 gate.	<b>07</b>
<b>પ્રશ્ન. ૪</b>	અ	CMOS NOR2 ગેટ ની આકૃતિ દોરી કાર્યપદ્ધતિ સમજાવો.	<b>07</b>
	(b)	Explain the working of CMOS ring Oscillator.	<b>0૭</b>
	બ	CMOS ring Oscillator ની કાર્યપદ્ધતિ સમજાવો.	<b>0૭</b>
OR			
<b>Q.4</b>	(a)	Draw the CMOS logic circuit of $Z = [A(D+E) + BC]^*$	<b>07</b>
<b>પ્રશ્ન. ૪</b>	અ	$Z = [A(D+E) + BC]^*$ માટે CMOS લોજિક સર્કિટ દોરો.	<b>07</b>

	(b) Draw and Explain CMOS SR latch circuit based on NAND2 gates.	09
	બ CMOS SR latch ની આકૃતિ NAND2 ગેટથી દોરી સમજાવો.	09
<b>Q.5</b>	(a) Discuss various types of FPGA.	<b>07</b>
<b>પ્રશ્ન. ૫</b>	અ વિવિધ પ્રકારના FPGA સમજાવો.	<b>07</b>
	(b) Write a VHDL code of Half-Adder using structural method.	09
	બ Half-Adder નો VHDL code સ્ટ્રક્ચરલ પદ્ધતિથી લખો.	09
	OR	
<b>Q.5</b>	(a) Write a VHDL code of FULL ADDER and draw its logic circuit.	<b>07</b>
<b>પ્રશ્ન. ૫</b>	અ FULL ADDER ની લોજિક સર્કિટ દોરી તેનો VHDL code લખો.	<b>07</b>
	(b) Draw and explain FPGA structure.	09
	બ FPGA નું સ્ટ્રક્ચર દોરી સમજાવો.	09

\*\*\*\*\*