

GUJARAT TECHNOLOGICAL UNIVERSITY
DIPLOMA ENGINEERING – SEMESTER – VI EXAMINATION – WINTER - 2018

Subject Code:2361102**Date: 29-11-2018****Subject Name: VLSI Technology****Time:02:30 PM TO 05:00 PM****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of only simple calculator is permitted in Mathematics.
6. English version is authentic.

Q.1	(a)	Write short note on MOSFET CAPACITANCES	07
પ્રશ્ન. ૧	અ	મોસ્કેટકેપેસિટંસ પર ટૂંક નોંધ લખો.	07
	(b)	Explain concept of 'Design Hierarchy' with suitable example.	૦૭
	બ	'ડિઝાઇન હાયરર્કી' નો કોંસેપ્ટ ઉદાહરણ સાથે સમજાવો.	૦૭
Q.2	(a)	Explain the short channel effect in detail with diagram.	07
પ્રશ્ન. ૨	અ	શોર્ટ ચેનલની ઈફેક્ટ વિસ્તારપુર્વક આકૃતિ સાથે સમજાવો.	07
	(b)	Explain Clocked CMOS SR latch using NAND gate	૦૭
	બ	NAND ગેટનો ઉપયોગ કરીને ક્લોકડ CMOS SR લેચ સમજાવો.	૦૭
		OR	
	(b)	Draw and explain FPGA structure.	07
	બ	FPGA નુ બંધારણ દોરી સમજાવો.	
Q.3	(a)	Draw and explain two input NAND gate using CMOS in detail.	07
પ્રશ્ન. ૩	અ	CMOS નો ઉપયોગ કરીને બે ઇનપુટવાળો NAND ગેટ દોરો અને વિસ્તારપુર્વક સમજાવો.	07
	(b)	Explain depletion load nMOS inverter. How its VTC can be improved?	૦૭
	બ	ડિપ્લેશન લોડ nMOS ઇનવર્ટર સમજાવો. તેની VTC કેવી રીતે ઇમ્પ્રુવ કરી શકાય?	૦૭
		OR	
Q.3	(a)	Draw CMOS inverter and describe its operation with VTC	07
પ્રશ્ન. ૩	અ	CMOS ઇનવર્ટર દોરો અને તેની કાર્યપદ્ધિ VTC ની મદદ થી વર્ણવો.	07
	(b)	Write short note on Cascaded CMOS Inverter.	૦૭
	બ	કાસ્કેડેડ CMOS ઇનવર્ટર પર ટૂંકનોંધ લખો.	૦૭
Q.4	(a)	Explain AOI structure and realize logic function $\overline{AB+DE}$ using CMOS.	07
પ્રશ્ન. ૪	અ	AOI બંધારણ સમજાવો અને લોજિક ફંક્શન $\overline{AB+DE}$ ની મદદ થી બનાવો.	07
	(b)	Draw CMOS D-Latch implementation with all necessary diagram.	૦૭
	બ	CMOS D-લેચ ઇમ્પ્લિમેન્ટેશન જરૂરી બધી આકૃતિ સાથે દોરો.	૦૭
		OR	
Q.4	(a)	With necessary diagrams explain clocked JK latch circuit in detail.	07
પ્રશ્ન. ૪	અ	જરૂરી બધી આકૃતિ સાથે ક્લોકડ JK લેચ સર્કિટ વિસ્તારથી સમજાવો.	07
	(b)	Explain OAI structure and realize logic function $A(B+D)+E$ using CMOS.	૦૭
	બ	OAI બંધારણ સમજાવો અને લોજિક ફંક્શન $A(B+D)+E$ ની મદદ થી બનાવો.	૦૭
Q.5	(a)	Draw full adder circuit and write a VHDL program for full adder circuit.	07
પ્રશ્ન. ૫	અ	ફુલ એડરની સર્કિટ દોરો અને ફુલ એડરની સર્કિટ માટે VHDL પ્રોગ્રામ લખો.	07

- (b) Write a VHDL program to build 8x1 multiplexer 09
બ ૮x૧ મલ્ટિપ્લેક્સર માટે VHDL પ્રોગ્રામ લખો. 09
- OR
- Q.5** (a) Write short note on Types of FPGA. 07
પ્રશ્ન. ૫ અ FPGAના પ્રકાર પર ટૂંકનોંધ લખો. 07
- (b) Write VHDL code to implement JK flip flop. 09
બ JK ફ્લિપ ફ્લોપ બનાવવા માટેનો VHDL કોડ લખો. 09
