

GUJARAT TECHNOLOGICAL UNIVERSITY**Diploma Engineering - SEMESTER-IV • EXAMINATION – WINTER • 2014****Subject Code: 340702****Date: 27-11-2014****Subject Name: Computer Organization and Architecture****Time: 02:30 pm - 05:00 pm****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. English version is considered to be Authentic.

- Q.1** (a) Explain Bus system Data transfer for four Registers using Multiplexers. **07**
 (b) Give the definition of Micro Operations and Register Transfer language and write short note on types of micro operations. **07**
- Q. 2** (a) Draw and explain the Control unit of Basic Computer. **07**
 (b) Write & explain fetch & execute phase of following memory reference instructions: AND and BSA. **07**
- OR**
- (b) Give the list of registers in basic computer organization & memory bank with their sizes if register AR size is 14 bits. Draw the organization with memory bank. **07**
- Q. 3** (a) Write short note on General register (Bus Organized) CPU with neat diagram. **07**
 (b) Write short note on Stack Organized CPU with neat diagram. **07**
- OR**
- Q.3** (a) Explain with comparison, which one is better than other RICS & CICS. **07**
 (b) Convert the mathematical statement $(A/B) - [C + (D**E) ** 5]$ in to reverse polish notation and solve it with the Stack Organized CPU with diagrams. **07**
- Q. 4** (a) Draw and explain hardware configuration of micro programmed control organization. **07**
 (b) Draw and explain the block diagram of micro program sequencer. **07**
- OR**
- Q. 4** (a) Explain parallel organization having multiple functional units with diagram. **07**
 (b) Write short note on Vector Processors. **07**
- Q. 5** (a) What is Speedup in pipe line computing?
 Show S (Speedup) = K (No. of Segments) is true. **07**
 (b) What is 'Write Through' & 'Write Back' in Cache memory. **07**
- OR**
- Q.5** (a) How CPU/IOP communication takes place to achieve effective I/O operation. **07**
 (b) Explain Associative Mapping used for Cache memory. **07**

- પ્ર. 1 અ ચાર રજિસ્ટર માટે મલ્ટિપ્લેક્સરનો ઉપયોગ કરીને ડેટા ટ્રાંસફર માટેની બસ પ્રણાલિ સમજાવો. 07
- બ માઈક્રો ઈંસ્ટ્રક્શન્સ તથા રજિસ્ટર ટ્રાંસફર ભાષાની વ્યાખ્યા આપો તથા માઈક્રો ઈંસ્ટ્રક્શન્સના પ્રકારો ઉપર ટૂંક નોંધ લખો. 07
- પ્ર. 2 અ બેઝીક કોમ્પ્યુટરનું કંટ્રોલ યુનિટ દોરીને સમજાવો. 07
- બ ફેચ તથા એક્સીક્યુટ તબક્કાઓ નીચે જણાવેલ મેમરી રેફ્રેસ ઈંસ્ટ્રક્શન માટે લખો તથા સમજાવો: AND તથા BSA. 07
- અથવા
- બ બેઝીક કોમ્પ્યુટરના રજિસ્ટરોની યાદી આપો તથા જો એડ્રેસ રજિસ્ટરની સાઈઝ 14 બીટની હોયતો મેમરી બેંકની સાઈઝ જણાવો. મેમરી બેંક સહીત સંરચના દોરી બતાવો. 07
- પ્ર. 3 અ જનરલ રજિસ્ટર(બસ ઓર્ગેનાઈઝ્ડ) સીપીયુની સ્વચ્છ આકૃતિ દોરી તેની ઉપર ટૂંક નોંધ લખો. 07
- બ સ્ટેક ઓર્ગેનાઈઝ્ડ સીપીયુનો ઉપયોગ સ્વચ્છ આકૃતિસહ સમજાવો 07
- અથવા
- પ્ર. 3 અ ચયકહ તથા હયકહ માં કોણ ચઢીયાતું છે તે સરખમણી કરીને સમજાવો. 07
- બ ગાણિતીક કથન $(A/B) - [C + (D**E) ** 5]$ નું રીવર્સ પોલીશ નોટેશનમાં પરિવર્તન કરો તથા સ્ટેક ઓર્ગેનાઈઝ્ડ સીપીયુનો ઉપયોગ કરીને ઉકેલ લાવો. 07
- પ્ર. 4 અ માઈક્રો પ્રોગ્રામ કંટ્રોલ સંરચનાનું હાર્ડવેર બંધારણ દોરો તથા સમજાવો. 07
- બ માઈક્રો પ્રોગ્રામ સીક્વંસરનો બ્લોક ડાયાગ્રામ દોરી તથા સમજાવી બતાવો. 07
- અથવા
- પ્ર. 4 અ એકથી વધારે ફંક્શનલ યુનિટો ધરાવતું સમાંતર બંધારણ આકૃતિસહ સમજાવો. 07
- બ વેક્ટર પ્રોસેસરની ઉપર ટૂંક નોંધ લખો. 07
- પ્ર. 5 અ પાઈપ-લાઈન કોમ્પ્યુટિંગમાં સ્પીડ-અપ શું છે? ક ટસ્પીડ-અપદ્, ઃ ટસેગમેંટની સંખ્યાલ સાચુ છે તે બતાવો. 07
- બ કેશ મેમરીમાં 'રાઈટ થુ' તથા 'રાઈટ બેક' શું છે? 07
- અથવા
- પ્ર. 5 અ અસરકારક ઈનપુટ/આઉટપુટ માટે સીપીયુ/આઈઓપી વાતચિત કેવી રીતે થાય છે તે સમજાવો. 07
- બ એસોસીએટીવ મેપિંગ જે કેષ મેમરીમાં વપરાય છે તે સમજાવો. 07
